

TOAI, PO HAO et al.  
June 27, 2003  
B61611P



05/25/2006

2013/10/10

Top 1

# 中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 10 月 25 日

Application Date

申請案號：091125291

Application No.

申請人：財團法人工業技術研究院

Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2003 年 2 月 17 日

Issue Date

發文字號：09220146410

Serial No.

申請日期：

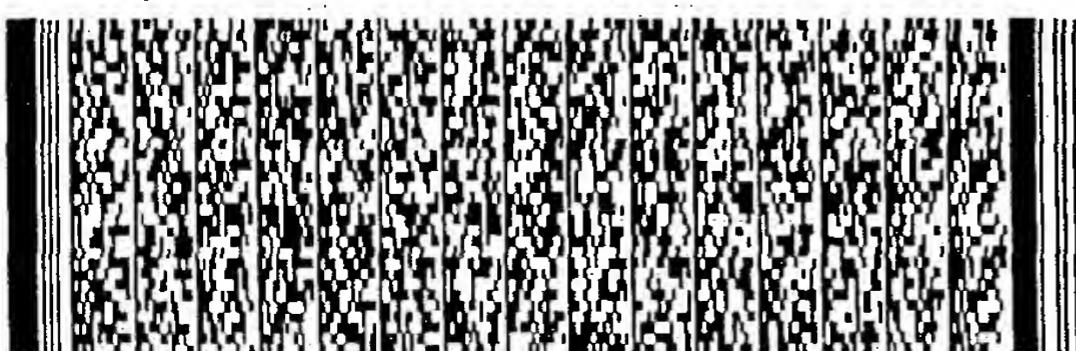
案號：

類別：

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	光波導製程之階梯覆蓋率的測試結構及方法
	英文	
二、 發明人	姓名 (中文)	1. 蔡柏豪 2. 邱景宏 3. 顏凱翔 4. 劉文俊
	姓名 (英文)	1. Po-Hao TSAI 2. Jing-Hung CHIOU 3. Kai-Hsiang YEN 4. Wen-Jiun LIU
	國籍	1. 中華民國 2. 中華民國 3. 中華民國 4. 中華民國
	住、居所	1. 台北縣板橋市裕民街94巷1弄8號4樓 2. 台北縣瑞芳鎮逢甲路347號 3. 台北市中山北路六段2巷23弄19號5樓 4. 苗栗縣竹南鎮環市路3段89號
三、 申請人	姓名 (名稱) (中文)	1. 財團法人工業技術研究院
	姓名 (名稱) (英文)	1. INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹縣竹東鎮中興路四段195號
代表人 姓名 (中文)	1. 翁政義	
代表人 姓名 (英文)	1.	



申請日期：

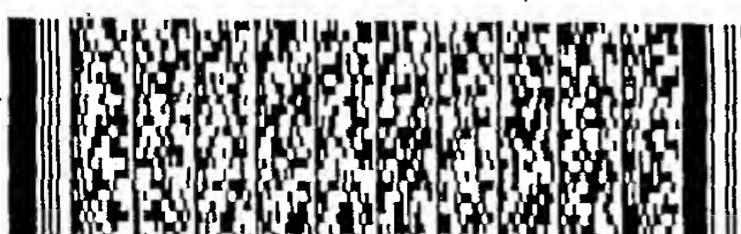
案號：

類別：

(以上各欄由本局填註)

## 發明專利說明書

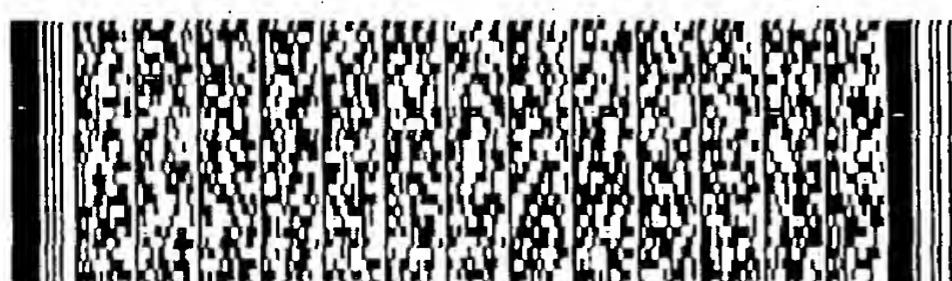
一、 發明名稱	中文	
	英文	
二、 發明人	姓名 (中文)	5. 李裕文
	姓名 (英文)	5. Yuh-Wen LEE
	國籍	5. 中華民國
	住、居所	5. 新竹縣竹東鎮中興路2段152巷56號1樓
三、 申請人	姓名 (名稱) (中文)	
	姓名 (名稱) (英文)	
	國籍	
	住、居所 (事務所)	
代理人 姓名 (中文)		
代理人 姓名 (英文)		



四、中文發明摘要 (發明之名稱：光波導製程之階梯覆蓋率的測試結構及方法)

一種光波導製程之階梯覆蓋率的測試結構及方法，係將製作測試結構的步驟與光波導製程結合，同時於晶片上製作光波導結構及於其剩餘面積製作測試結構，且測試結構與光波導結構皆成形有相同之上覆蓋層，再直接以蝕刻溶液對測試結構進行蝕刻測試，再藉由測試結構之蝕刻結果推知光波導結構的上覆蓋層之階梯覆蓋率。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

## 五、發明說明 (1)

### 【發明的應用範圍】

本發明是關於一種測試結構及方法，特別是關於一種光波導製程之階梯覆蓋率的測試結構及方法。

### 【發明的背景】

隨著網際網路的盛行和多媒體的普及，對網路頻寬的需求也日益迫切，光通訊技術將在未來之資訊傳輸上扮演著重要而關鍵的角色。其中，高密度分波多工技術

(Dense Wavelength Division Multiplexing, DWDM) 是增加頻寬與提高傳輸容量的最佳方式。其藉由若干不同波長來分享單一光纖，不同資料訊號以相對應但不同之光波長傳輸，經分波多工器轉換成單一光纖之光束，可將不同來源之資料封包置於單一光纖上，進而提升光纖頻寬之傳輸效益。

以一個完整的高密度分波多工光纖系統而言，它包含了光發射／接收器、波長多工器／解多工器、光纖放大器(EDFA)、波長擷取多工器、色散補償裝置、濾波器、光開關路由器及其他光通訊元件、處理電路以及架構光學系統的機構等。其中波長多工器為分離光波長之重要元件，目前製作高密度波長多工器的技術可分為光學濾片式、光纖光柵式、光纖耦合器及光波導等，目前均已有商品化產品推出，其中，光波導(waveguide)元件可以做到64個波長以上，適合長途的通訊網路。而且，光波導元件具有高靈敏度及不受電磁波干擾的影響等優點，因此能應用在各種環境中。而平面光波導(Planar Lightwave Circuits,



## 五、發明說明 (2)

PLCs) 技術是一種利用半導體製程在平面上製作許多光波導線路使其具分光、合光及光學切換(optical switch)等功能的技術。

一般之平面光波導是以矽晶片當作基材、然後分別在基材上沈積三層不同折射率之材質，上下層是覆蓋層(cladding layer)，其折射率為 $n_2$ ，中間層是具有較高折射率的導波層，其折射率為 $n_1$ ( $n_1 > n_2$ )，此三層結構類似於光纖構造；在結構之最前端有形成光波之輸入端及輸出端的夾具，將多波導長訊號導入一光纖輸入端，經由沈積三光柵以入導波導而將光波局限在中間層中傳播，前傳光柵以入導波導之光柵並反射並且混合是以半導體化之特點。在結構形成之特殊光柵是一複合結構，包含普通區將光導之製程進行，具有穩定性佳、可量產及可積體化之特點。在平面光波導的半導體製程中，其上覆蓋層之折射率控制及階梯覆蓋率掌握了產品的良率。因此，在進行最後之面拋光步驟之前，需先進行退火處理步驟使上覆蓋層之階梯覆蓋(step coverage)完成。然而，在退火處理過程中，其上覆蓋層之階梯覆蓋率是否完成難有判斷的依據；一旦進行端面拋光步驟，如上覆蓋層之階梯覆蓋率尚未完成達到最佳化，則無法再加以補救，所以能否在端面拋光之前，判斷上覆蓋層之階梯覆蓋率是否完成則成為光波導製程良率的重要控制因素。

### 五、發明說明 (3)

1991年之期刊Appl. Phys. Lett. 發表了"New test structure to identify step coverage mechanisms in chemical vapor deposition of silicon dioxide" 一

文，其包含了一種新的階梯覆蓋率測試結構與方法。其利用半導體製程製作一空腔(cavity)結構來測試其階梯覆蓋率，然而，空腔與實際之波導結構差異頗大，並且在製程中需要使用氟化氫蝕刻液來形成空腔結構，不相容於有氧化層存在之光波導製程。

#### 【發明之目的與概述】

為解決習知技術的問題，需尋求適當之階梯覆蓋率測試結構及測試方法，本發明揭露一種光波導製程之階梯覆蓋率的測試結構及方法，係利用矽深蝕刻技術於光波導晶片邊緣之剩餘面積製作溝槽式(Trench)測試結構，即直接以蝕刻溶液對測試結構進行蝕刻測試，透過測試結構之階梯覆蓋率情形，結合製程結構，即可構成直之。

本發明係將製作測試結構的步驟與光波導製程溝槽式測試結構製作於光波導晶片上，將測試區與測試區以作為測試區。其中，此測試區與光波導區係成形有相同之上覆蓋層，可透過直接蝕刻測試區來測試其上覆蓋層的階梯覆蓋率，並由此推斷光波導區之階梯覆蓋率。

本發明所揭露之光波導製程之階梯覆蓋率的測試方法，係於光波導製程中一併形成測試區域，並直接於測試區域進行測試，其步驟包含有：提供一表面具有覆蓋層之

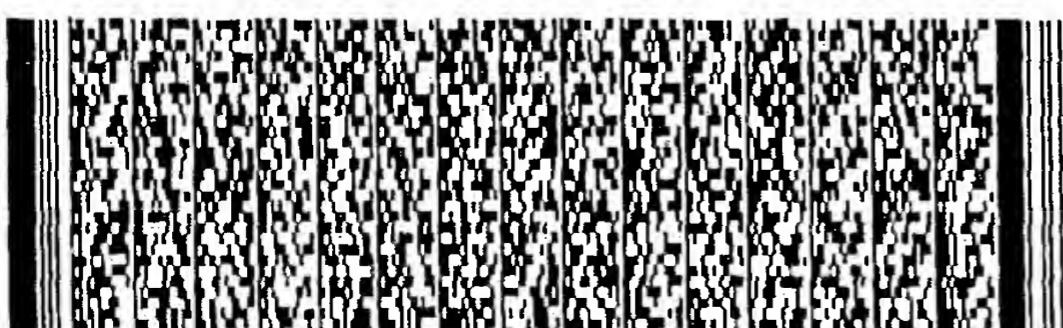
## 五、發明說明 (4)

基板；再於氧化層表面形成導波層；再以微影方法形成一層保護層圖案於導波層表面，預留光波導形成之區域僅露出測試區部分；去除測試區之導波層及覆蓋層，露出底層基板；於測試區製作波導形狀之測試結構；於導波層製作導波結構並去除其表面之保護層圖案；沉積上覆蓋層完全覆蓋測試結構及導波結構，使導波結構與上覆蓋層組成光波導結構；對整個基板進行退火熱處理；以蝕刻溶液滴在測試結構上，測試其上覆蓋層對測試結構之階梯覆蓋率。此外，基板可於其波導區之外的剩餘面積製作多個測試結構，因此，在一測試結構進行階梯覆蓋率測試之後，如發現退火製程尚未完成，可再進一步進行退火製程等補救方法，之後再於另一測試結構進行階梯覆蓋率的測試，直至退火製程完成。然後再對光波導結構進行端面拋光等製程，以提高製程的良率。

為使對本發明的目的、構造特徵及其功能有進一步的了解，茲配合圖示詳細說明如下：

### 【較佳實施例說明】

請參考第1圖，其為本發明實施例之結構示意圖，係於一光波導晶片10上具有光波導區20與邊緣之測試區30，將溝槽式之測試結構31製作於光波導晶片10邊緣之剩餘面積以作為測試區30。如第1圖所示，光波導區20四周皆設有測試結構31，且測試結構31與光波導區20之光波導結構皆成形有相同之上覆蓋層，可透過直接蝕刻測試區30之測試結構31來測試其上覆蓋層的階梯覆蓋率，並由此推斷光



## 五、發明說明 (5)

波導結構之階梯覆蓋率。同時，上覆蓋層係經由退火熱處理來增進其對測試結構31與光波導區20之階梯覆蓋率。

本發明之光波導製程之階梯覆蓋率的測試方法則是以矽深蝕刻技術來製造其測試結構，再進一步進行上覆蓋層之階梯覆蓋率的測試。請參考第2圖，其為本發明實施例之流程圖，其步驟包含有：首先，提供一表面具有氧化層之基板(步驟110)，其氧化層厚度為5微米至7微米；於氧化層表面形成導波層(步驟120)，其導波層厚度為5微米至6微米；其中，氧化層與導波層係分別以電漿輔助化學氣相沉積法(PECVD)來形成。然後，再於導波層表面形成一層非晶矽，並以微影方法使非晶矽形成保護層圖案(步驟130)，使保護層圖案覆蓋住預定形成光波導之區域；以保護層圖案所露出的區域作為測試區，分別使用耦合式離子電漿源(ICP)，係以 $SF_6$ 、 $O_2$ 、 $C_4F_8$ 混合氣體作為蝕刻氣體蝕刻非晶質矽及使用緩衝過的氫氟酸(Buffered Oxide Etch, BOE)，係為氫氟酸(HF)與氟化胺( $NH_4F$ )以6:1比例混合而成的蝕刻液，來去除測試區之導波層及覆蓋層露出底層基板(步驟140)；於測試區製作波導形狀之測試結構(步驟150)；去除先前光阻保護層後，以微影方法於導波層形成保護層，再透過反應性離子蝕刻製程，於導波層製作導波結構並去除其表面之保護層圖案(步驟160)；再以電漿輔助化學氣相沉積法沉積上覆蓋層覆蓋測試結構及導波結構(步驟170)，使導波結構與上覆蓋層組成光波導結構；對整個基板進行退火熱處理(步驟180)；以蝕刻溶液

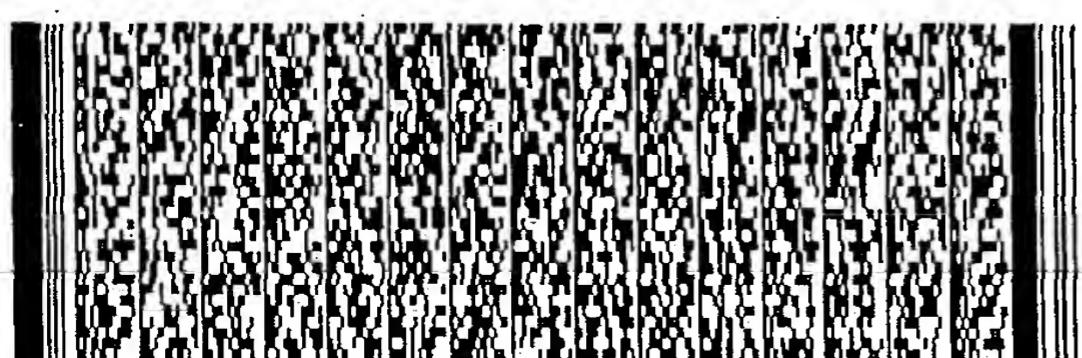
## 五、發明說明 (6)

(如BOE)滴在測試結構上，測試其上覆蓋層對測試結構之階梯覆蓋率(步驟190)。

為更進一步說明其測試情形，請參考第3圖，其為本發明實施例之剖面示意圖。係於光波導晶片10表面具有光波導區20與邊緣之測試區30，光波導區之光波導結構係由上覆蓋層40、導波結構22與其下方之覆蓋層21(即製程中之氧化層)所組成，測試區30則設有一個以上之測試結構31，且測試結構31與光波導區20之導波結構22皆成形有相同之上覆蓋層40，即可藉著直接蝕刻測試區30來測試其上覆蓋層40的階梯覆蓋率，並由此推斷光波導結構之階梯覆蓋率。

另外，基板可於其波導區之外的剩餘面積製作多個測試結構，因此，在一測試結構進行階梯覆蓋率測試之後，如發現退火製程尚未完成，如附件三所示，其為測試結構滴上蝕刻液之電子顯微鏡照片，由此可知其退火製程尚未完成，需再進一步進行退火製程等補救方法，之後再於另一測試結構進行階梯覆蓋率的測試，直至退火製程完成。最後再對光波導結構進行端面拋光等製程，以提高製程的良率。其退火熱處理的步驟，可為在氮氣保護環境下依需要對基板進行攝氏1100度一到六小時之熱處理。

雖然本發明之較佳實施例揭露如上所述，然其並非用以限定本發明，任何熟習相關技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之專利保護範圍須視本說明書所附之申請專利範圍所界定者。



## 五、發明說明 (7)

為準。

### 【發明功效】

本發明之光波導製程之階梯覆蓋率的測試結構與實際之波導結構較為相近，在測試上較為準確。同時，其測試方法可相容於光波導製程，以及進行即時之上覆蓋層的階梯覆蓋率監測。而且，本發明係直接應用晶片的剩餘面積而無須加入額外結構，可節省其測試成本。



圖式簡單說明

第1圖為本發明實施例之結構示意圖；

第2圖為本發明實施例之流程圖；

第3圖為本發明實施例之剖面示意圖；及

附件1為測試結構滴上蝕刻液之電子顯微鏡照片。

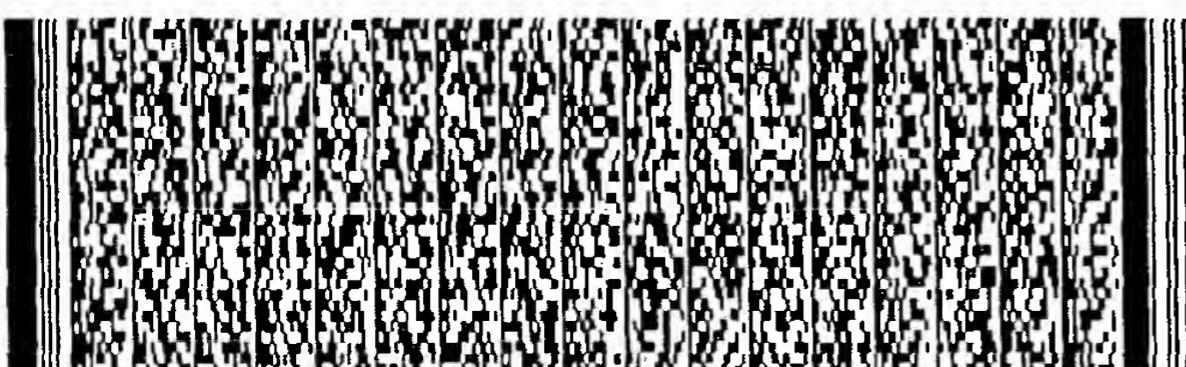
【圖式符號說明】

10	光波導晶片
20	光波導區
21	覆蓋層
22	導波結構
30	測試區
31	測試結構
40	上覆蓋層



## 六、申請專利範圍

1. 一種光波導製程之階梯覆蓋率的測試結構，該結構包括有一基板，該基板具有一光波導結構，該結構之特徵在於：該基板於該光波導結構之外的剩餘面積設有一個以上的測試結構，且該測試結構與該光波導結構係成形有相同之一上覆蓋層，可透過直接蝕刻該測試結構以得到該上覆蓋層的階梯覆蓋率，並由此推斷該光波導結構之階梯覆蓋率。
2. 如申請專利範圍第1項所述之光波導製程之階梯覆蓋率的測試結構，其中該測試結構係為一溝槽式(Trench)測試結構。
3. 如申請專利範圍第1項所述之光波導製程之階梯覆蓋率的測試結構，其中該測試結構係藉由矽深蝕刻技術來加以完成。
4. 如申請專利範圍第1項所述之光波導製程之階梯覆蓋率的測試結構，其中該測試結構係藉由濕式蝕刻法來進行該上覆蓋層之階梯覆蓋率測試。
5. 如申請專利範圍第1項所述之光波導製程之階梯覆蓋率的測試結構，其中該上覆蓋層係藉由退火熱處理來增進其對該測試結構與該光導波結構之階梯覆蓋率。
6. 一種光波導製程之階梯覆蓋率的測試方法，其步驟包含有：
  - (a) 提供表面具有一覆蓋層之一基板；
  - (b) 於該覆蓋層表面形成一導波層；
  - (c) 以微影方法形成一層保護層圖案於該導波層表



## 六、申請專利範圍

面，該保護層圖案覆蓋預定之光波導結構區域；

(d) 以該保護層圖案所露出的區域作為一測試區，去除該測試區之該導波層及該覆蓋層，露出底層之該基板；

(e) 於該測試區製作光波導結構形狀之一個以上的測試結構；

(f) 於該導波層製作一導波結構並去除其表面之該保護層圖案；

(g) 沉積一上覆蓋層完全覆蓋該測試結構及該導波結構，使該導波結構與該上覆蓋層組成一光波導結構；

(h) 對該基板進行退火熱處理；及

(i) 蝕刻該測試結構，以測試該上覆蓋層對測試結構之階梯覆蓋率，並由此推斷該光波導結構之階梯覆蓋率。

7. 如申請專利範圍第6項所述之光波導製程之階梯覆蓋率的測試方法，其中更包含於步驟(i)之後，發現退火熱處理尚未完成，依序重複一次以上步驟(h)至步驟(i)，至退火熱處理完成。

8. 如申請專利範圍第6項所述之光波導製程之階梯覆蓋率的測試方法，其中該覆蓋層與上覆蓋層之折射率係小於該導波結構之折射率。

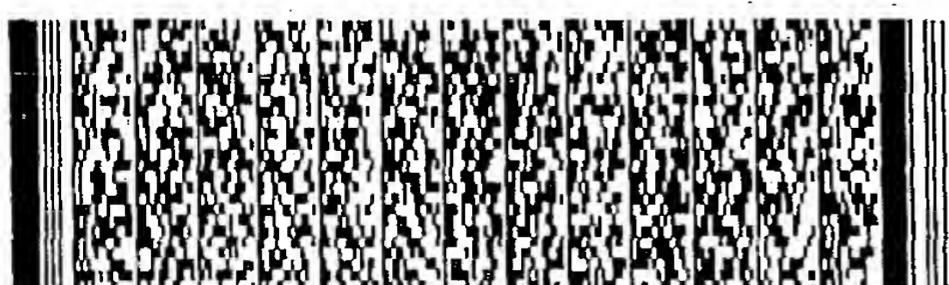
9. 如申請專利範圍第6項所述之光波導製程之階梯覆蓋率的測試方法，其中該測試結構係為一溝槽式(Trench)測試結構。



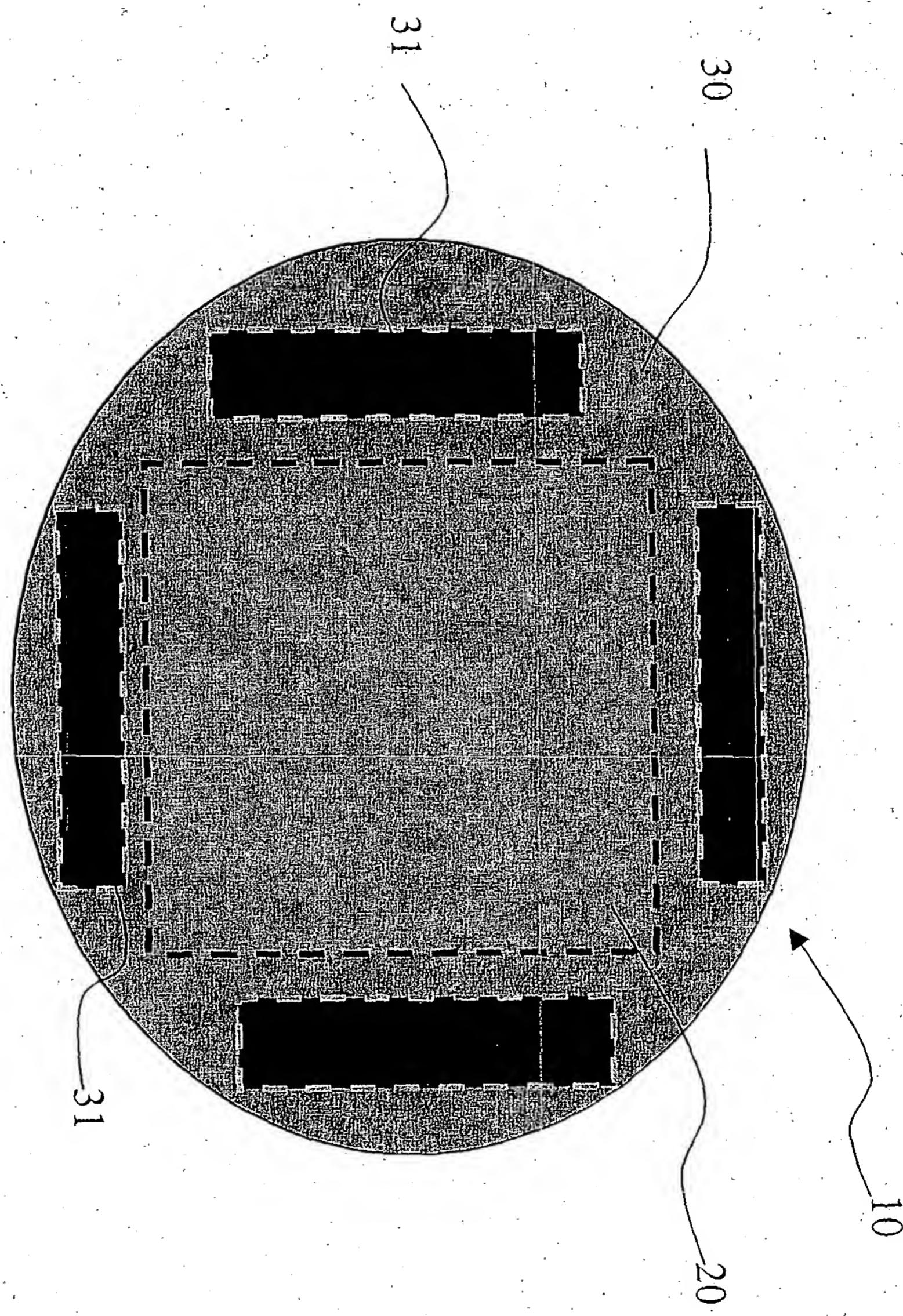
六、申請專利範圍

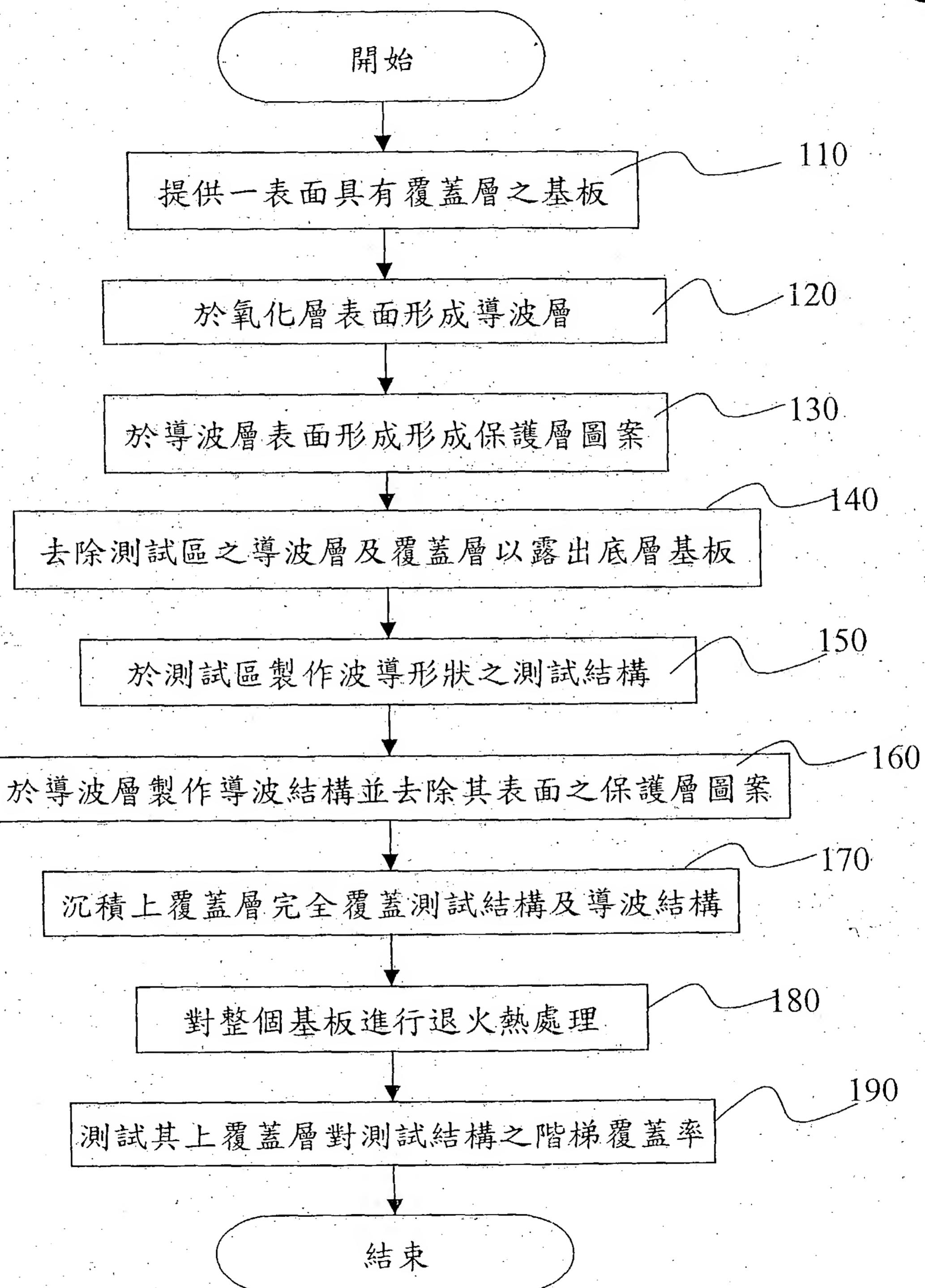
10. 如申請專利範圍第6項所述之光波導製程之階梯覆蓋率的測試方法，其中該蝕刻該測試結構的步驟，係藉由濕式蝕刻法蝕刻該測試結構來進行該上覆蓋層之階梯覆蓋率測試。

11. 如申請專利範圍第6項所述之光波導製程之階梯覆蓋率的測試方法，其中該對該基板進行退火熱處理的步驟，係於氮氣環境下對該基板進行攝氏1100度一到六小時之熱處理。



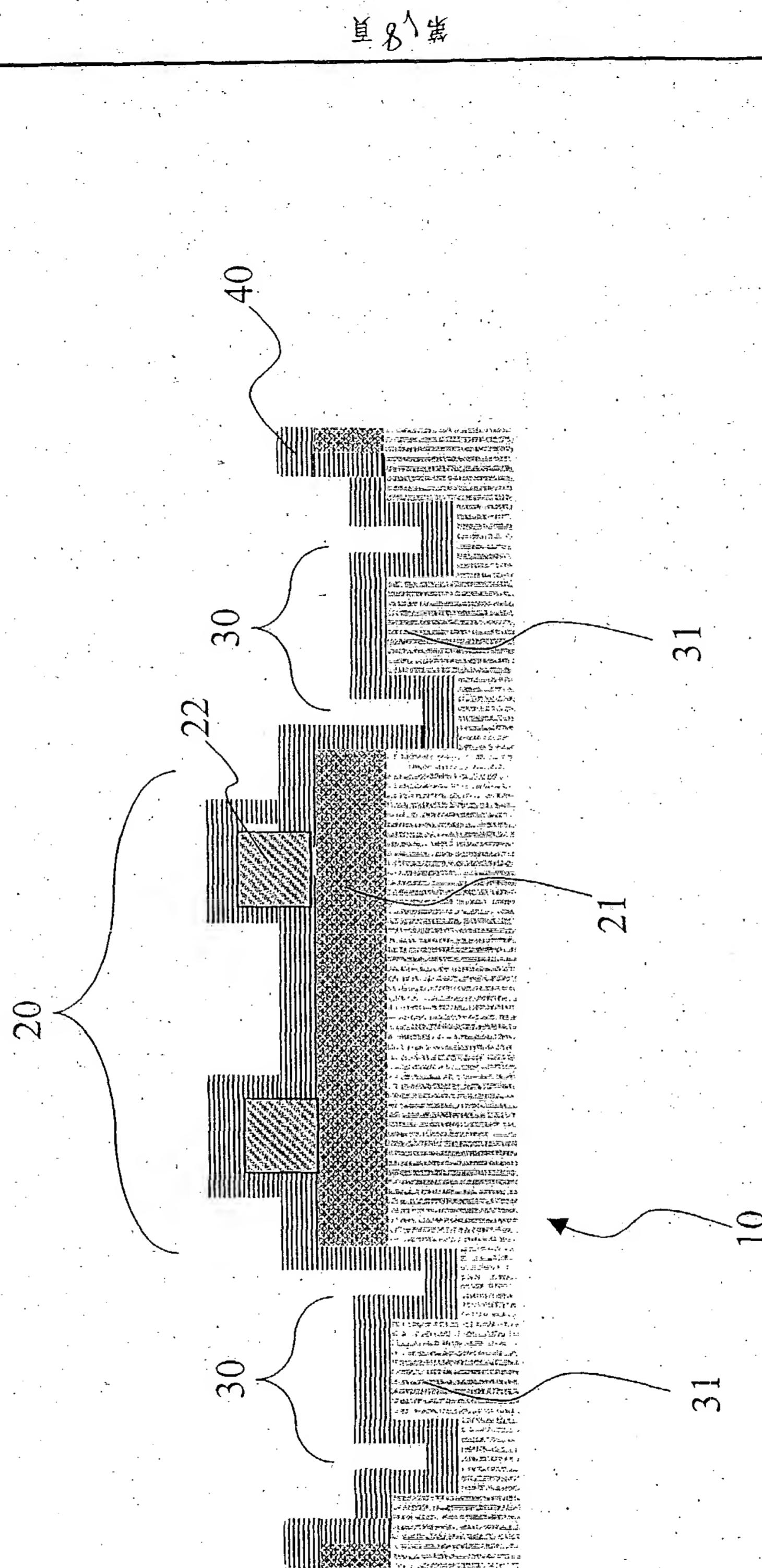
第1圖





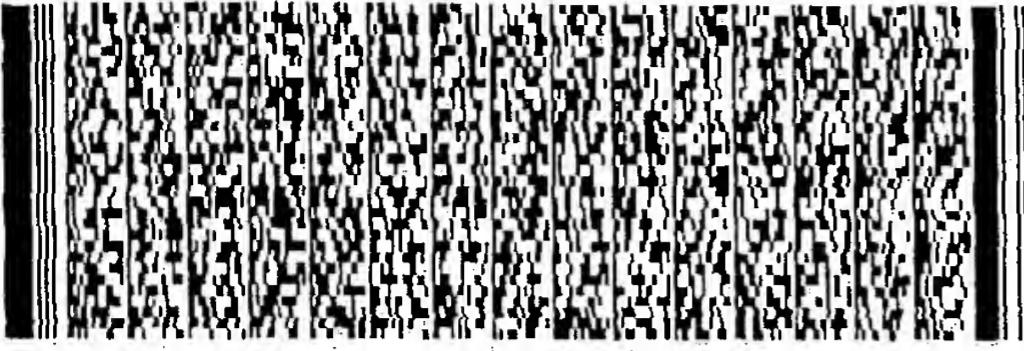
第2圖

第3圖

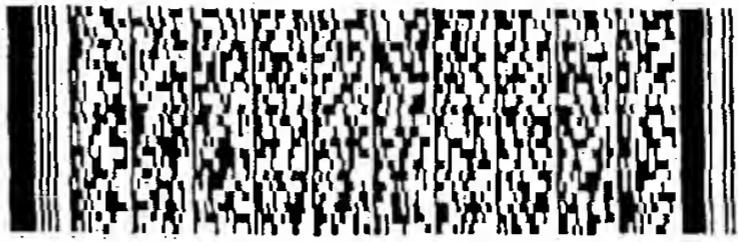


申請案件名稱:光波導製程之階梯覆蓋率的測試結構及方法

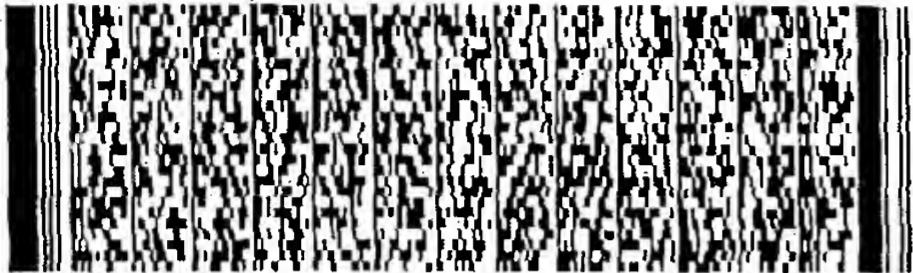
第 1/15 頁



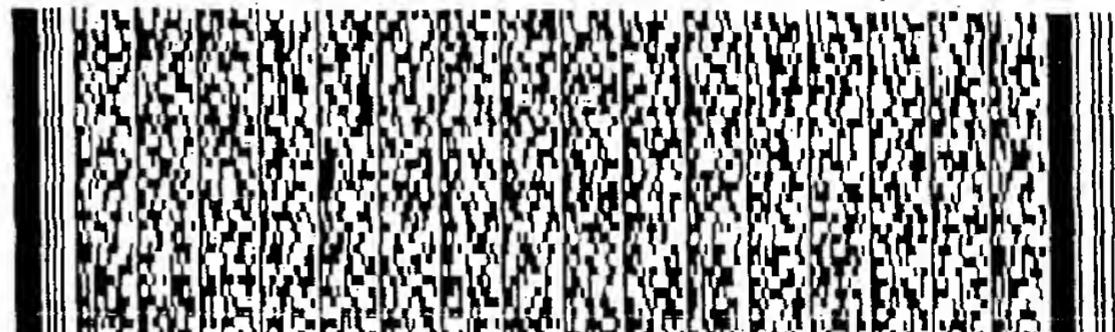
第 2/15 頁



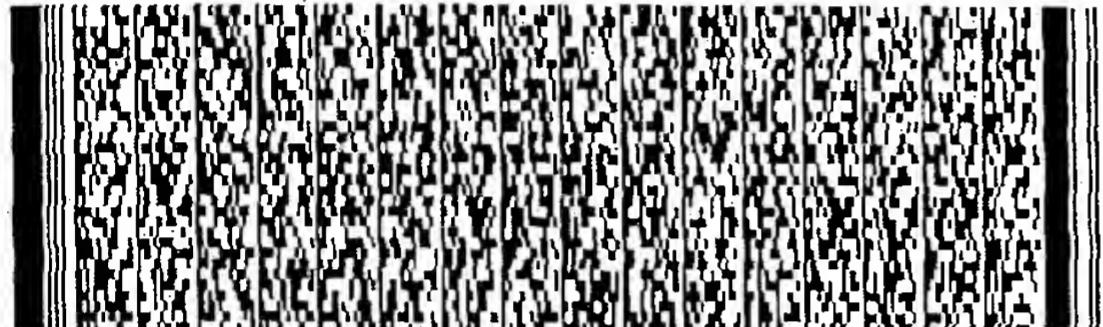
第 3/15 頁



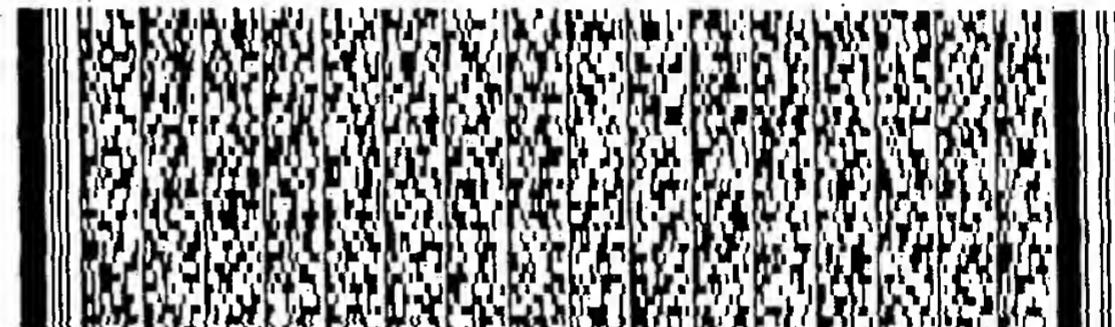
第 5/15 頁



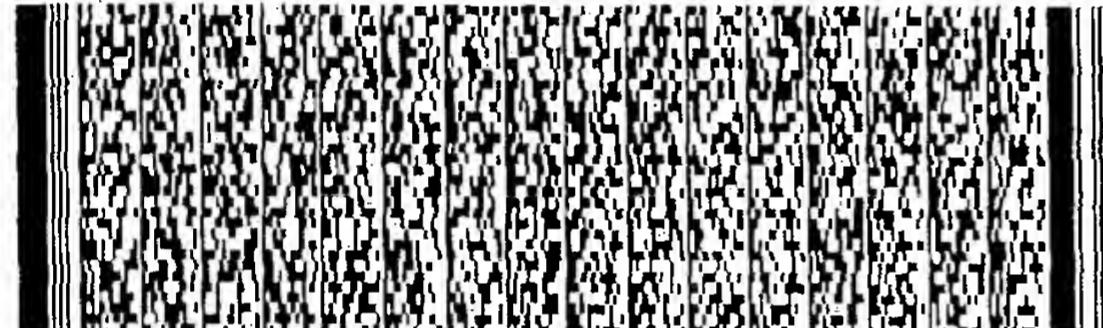
第 5/15 頁



第 6/15 頁



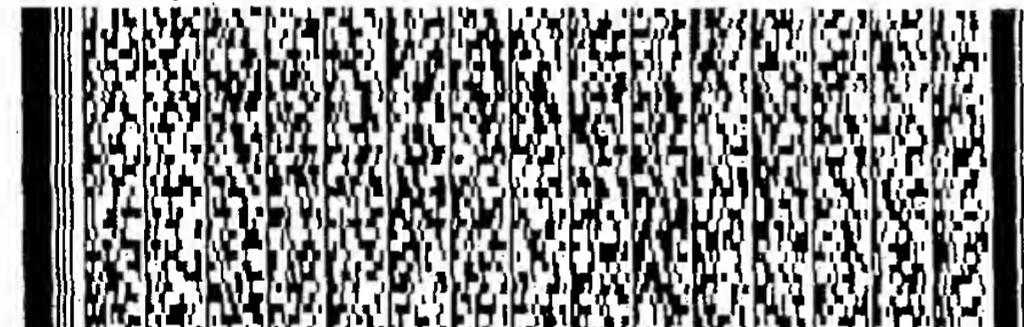
第 6/15 頁



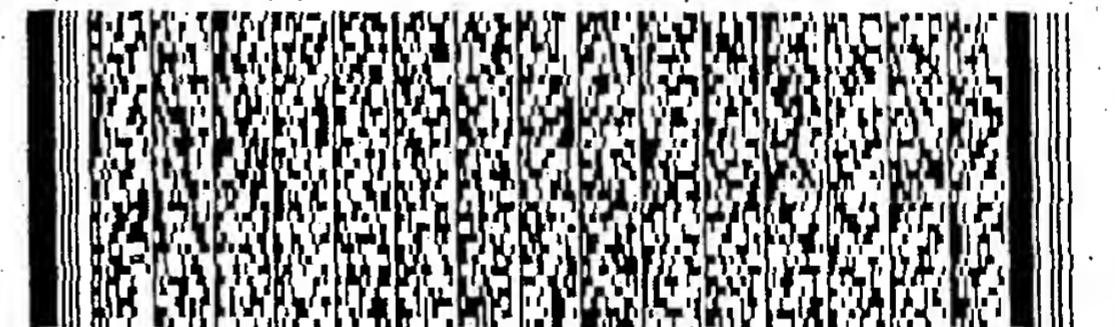
第 7/15 頁



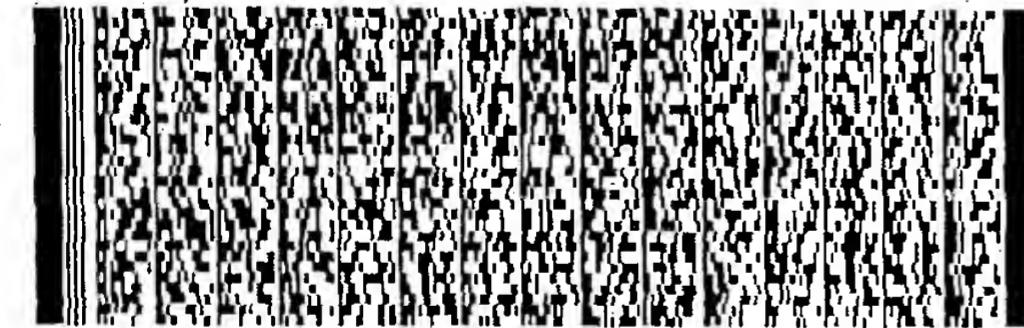
第 7/15 頁



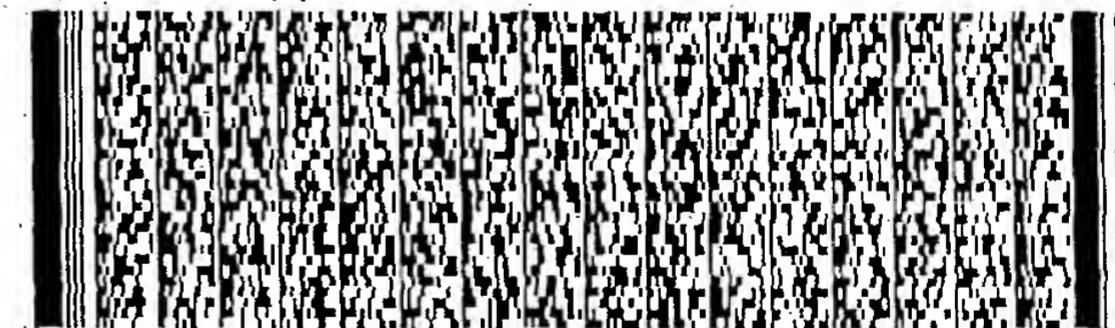
第 8/15 頁



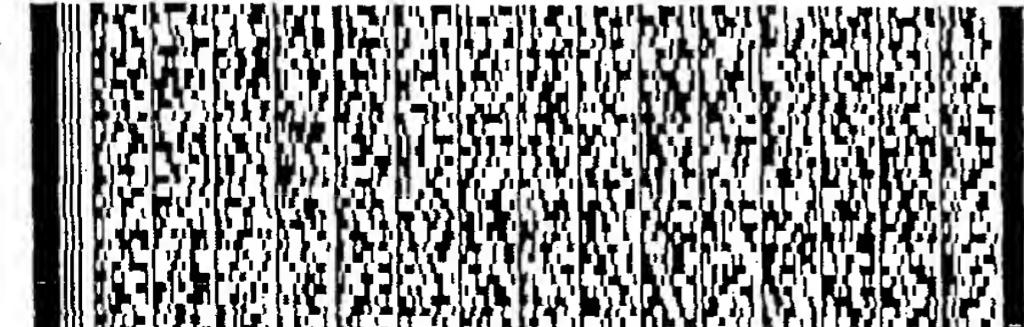
第 8/15 頁



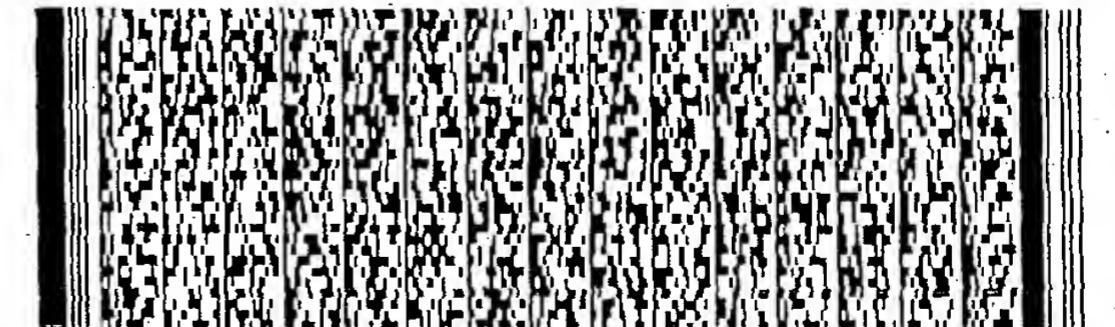
第 9/15 頁



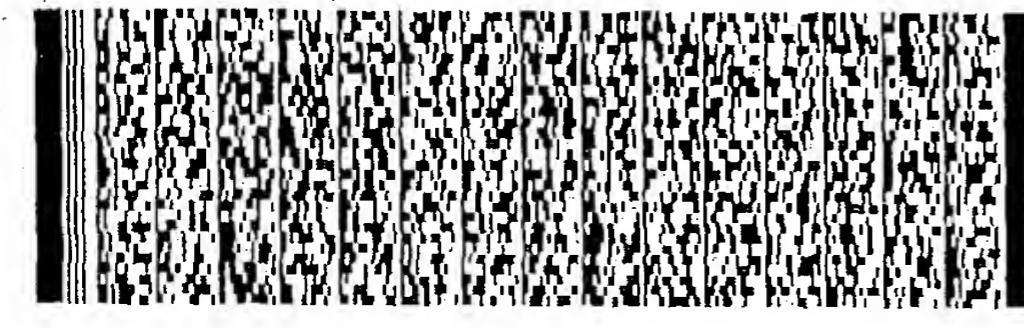
第 9/15 頁



第 10/15 頁



第 10/15 頁

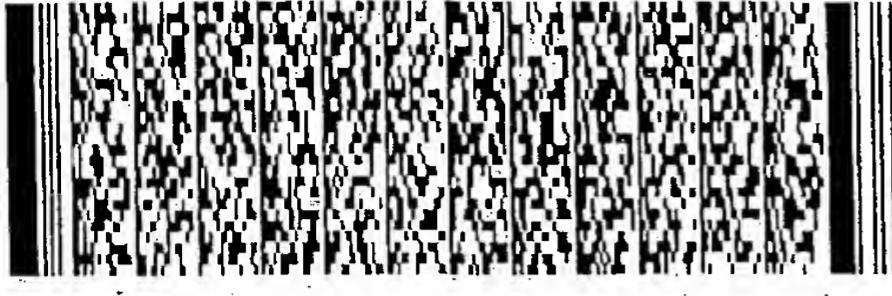


第 11/15 頁

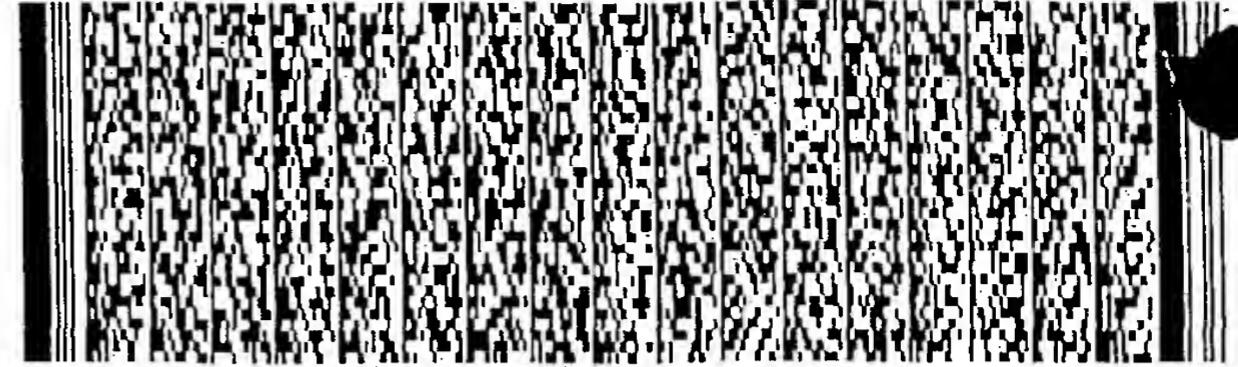


申請案件名稱:光波導製程之階梯覆蓋率的測試結構及方法

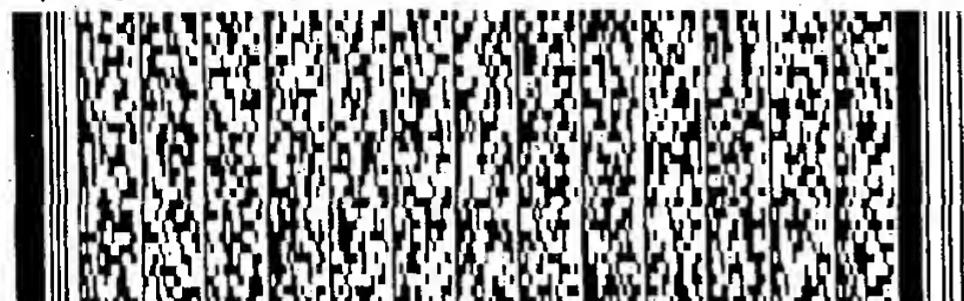
第 12/15 頁



第 13/15 頁



第 14/15 頁



第 14/15 頁



第 15/15 頁



附件1

